

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001243643 A**(43) Date of publication of application: **07.09.01**

(51) Int. Cl.

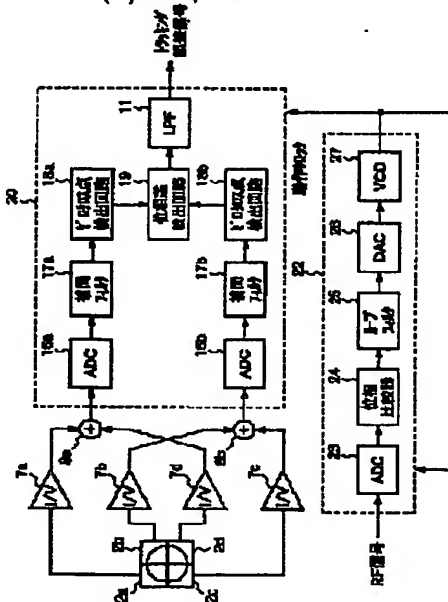
G11B 7/09
G11B 7/085
(21) Application number: **2000050013**(22) Date of filing: **25.02.00**(71) Applicant: **MATSUSHITA ELECTRIC IND CO LTD**(72) Inventor: **HIRATSUKA TAKASHIGE**
OKAMOTO TOSHINORI**(54) DEVICE FOR DETECTING TRACKING ERROR****(57) Abstract**

PROBLEM TO BE SOLVED: To provide a tracking error detection device capable of obtaining a stable tracking error signal with respect to the change of an operation mode in an optical recording and reproducing device in the case of generating a tracking error signal by a phase difference method based on a digital system.

SOLUTION: In a tracking error signal generation system based on a phase difference method, analog-to-digital converters(ADC) 16a and 16b, interpolation filters 17a and 17b, zero cross point detection circuits 18a and 18b, an phase difference detection circuit 19 and a lowpass filter 11 are provided. A read channel part 22 which is provided with an analog-to-digital converter(ADC) 23, a phase comparator 24, a loop filter 25, a digital-to-analog converter(DAC) 26 and a voltage-controlled oscillator(VCO) 27 reads data from an information recording medium and

generates an operation clock of a digital signal processing part 20 generating the tracking signal.

COPYRIGHT: (C)2001,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-243643

(P2001-243643A)

(43) 公開日 平成13年9月7日 (2001.9.7)

(51) Int.Cl.⁷

G 1 1 B 7/09

7/085

識別記号

F I

G 1 1 B 7/09

7/085

テーマト* (参考)

C 5 D 1 1 7

E 5 D 1 1 8

審査請求 未請求 請求項の数12 O L (全 14 頁)

(21) 出願番号 特願2000-50013 (P2000-50013)

(22) 出願日 平成12年2月25日 (2000.2.25)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 平塚 隆繁

香川県高松市古新町8番地の1 松下寿電

子工業株式会社内

(72) 発明者 岡本 敏典

香川県高松市古新町8番地の1 松下寿電

子工業株式会社内

(74) 代理人 100081813

弁理士 早瀬 憲一

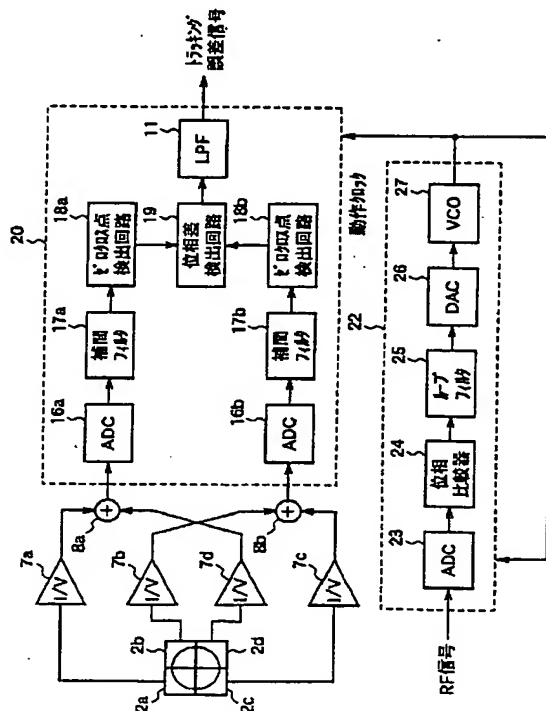
最終頁に続く

(54) 【発明の名称】 トラッキング誤差検出装置

(57) 【要約】

【課題】 デジタル方式による位相差法によりトラッキング誤差信号を生成する際に、光記録再生装置における動作モードの変化に対して、安定したトラッキング誤差信号を得ることができるトラッキング誤差検出装置を提供する。

【解決手段】 位相差法によるトラッキング誤差信号生成方式において、アナログーデジタル変換器 (ADC) 16a, 16bと、補間フィルタ17a, 17bと、ゼロクロス点検出回路18a, 18bと、位相誤差検出回路19と、ローパスフィルタ11とを備え、トラッキング誤差信号を生成するデジタル信号処理部20の動作クロックを、アナログーデジタル変換器 (ADC) 23と、位相比較器24と、ループフィルタ25と、デジタルーアナログ変換器 (DAC) 26と、電圧制御発振器 (VCO) 27とを備え、情報記録媒体の情報ビットからデータを読み出すリードチャンネル部22が生成する。



【特許請求の範囲】

【請求項 1】 光ディスクの情報トラック上に光ビームを集光して形成した光スポットの反射光を略直交 4 分割して、それぞれの受光量に応じた電流信号を 4 つのフォトディテクタ素子から出力するフォトディテクタと、前記フォトディテクタから出力された電流信号を電圧信号に変換する 4 組の電流電圧変換器と、

4 組の前記電流電圧変換器から出力された 4 つの電圧信号のうち前記フォトディテクタ上で対角位置にあるフォトディテクタ素子からの電圧信号をそれぞれ加算する 2 組の加算器と、を有する光ピックアップと、

前記加算器からの加算信号を離散化し、サンプリングデータを出力する 2 組のアナログーデジタル変換器（以下 ADC と略す）と、

前記サンプリングデータ間の補間データを求める 2 組の補間フィルタと、

前記補間フィルタで補間されたデータ系列のゼロクロス点を求める 2 組のゼロクロス点検出回路と、

2 組の前記ゼロクロス点検出回路から出力されたデータ系列の各ゼロクロス点の距離から位相誤差信号を算出する位相誤差検出回路と、

前記位相誤差検出回路より出力される位相誤差信号に帯域制限を行ないトラッキング誤差信号を検出するローパスフィルタ（以下 LPF と略す）と、を有するデジタル信号処理部と、

前記光ディスクの情報ビットからデータを読み出すとともに、読み出したデータを基に前記デジタル信号処理部の動作クロックを生成するリードチャネル部と、を備えることを特徴とするトラッキング誤差検出装置。

【請求項 2】 請求項 1 記載のトラッキング誤差検出装置において、

前記リードチャネル部は、

前記光ディスクの情報ビットの読み取り信号である RF 信号を離散化する ADC と、

前記 RF 信号と電圧制御発振器（以下 VCO と略す）の出力信号との位相を比較して位相誤差信号を出力する位相比較器と、

前記位相誤差信号をフィルタリングするループフィルタと、

フィルタリングした前記位相誤差信号をアナログの電圧信号に変換するデジタルーアナログ変換器（以下 DAC と略す）と、

前記アナログ電圧信号に応じた周波数の発振クロックを出力する VCO と、を備える PLL 回路により構成されることを特徴とするトラッキング誤差検出装置。

【請求項 3】 光ディスクの情報トラック上に光ビームを集光して形成した光スポットの反射光を略直交 4 分割して、それぞれの受光量に応じた電流信号を 4 つのフォトディテクタ素子から出力するフォトディテクタと、

前記フォトディテクタから出力された電流信号を電圧信

号に変換する 4 組の電流電圧変換器と、

4 組の前記電流電圧変換器から出力された 4 つの電圧信号のうち前記フォトディテクタ上で対角位置にあるフォトディテクタ素子からの電圧信号をそれぞれ加算する 2 組の加算器と、を有する光ピックアップと、

前記加算器からの加算信号を離散化し、サンプリングデータを出力する 2 組の ADC と、

前記サンプリングデータ間の補間データを求める 2 組の補間フィルタと、

10 前記補間フィルタで補間されたデータ系列のゼロクロス点を求める 2 組のゼロクロス点検出回路と、

2 組の前記ゼロクロス点検出回路から出力されたデータ系列の各ゼロクロス点の距離から位相誤差信号を算出する位相誤差検出回路と、

前記位相誤差検出回路より出力される位相誤差信号に帯域制限を行ないトラッキング誤差信号を検出する LPF と、を有するデジタル信号処理部と、

前記トラッキング誤差信号を 2 値化して、前記光スポットのトラック横断数を算出するために必要な制御信号を生成する 2 値化回路と、

20 前記デジタル信号処理部の動作クロックを出力する VCO と、

前記 VCO が出力する動作クロックの周波数を設定する周波数設定回路と、

リード動作及びシーク動作を制御するとともにシーク命令を示す信号を前記周波数設定回路に出力する CPU と、を備えることを特徴とするトラッキング誤差検出装置。

【請求項 4】 請求項 3 に記載のトラッキング誤差検出装置において、

前記周波数設定回路は、前記 CPU からシーク命令を示す信号が出力された段階で、前記 VCO が出力する動作クロックの周波数をシーク動作に応じた周波数に設定することを特徴とするトラッキング誤差検出装置。

【請求項 5】 請求項 4 に記載のトラッキング誤差検出装置において、

前記周波数設定回路は、シーク動作時に前記 VCO が出力する動作クロックの周波数を、シーク動作時の最高チャネルレートに相当する周波数に設定することを特徴とするトラッキング誤差検出装置。

【請求項 6】 請求項 3 に記載のトラッキング誤差検出装置において、

前記 CPU に代えて、前記光ビームのフォーカサーボ制御及びトラッキングサーボ制御を行なうとともに前記光ディスクの回転数及び前記光ピックアップの位置情報を前記周波数測定回路に出力するサーボ制御部を備えることを特徴とするトラッキング誤差検出装置。

【請求項 7】 請求項 3 または 6 に記載のトラッキング誤差検出装置において、

50 前記周波数設定回路は、前記サーボ制御部からの前記光

ディスクの回転数及び前記光ピックアップの位置情報により、前記VCOが出力する動作クロックの周波数を設定することを特徴とするトラッキング誤差検出装置。

【請求項8】 請求項7に記載のトラッキング誤差検出装置において、

前記周波数測定回路は、前記サーボ制御部からの前記光ディスクの回転数及び前記光ピックアップの位置情報を基に前記光スポットの位置におけるチャンネルレートを検出し、前記VCOが出力する動作クロックの設定値を、その検出結果に対応した値とすることを特徴とするトラッキング誤差検出装置。

【請求項9】 請求項1または2に記載のトラッキング誤差検出装置において、

前記トラッキング誤差信号を2値化して、前記光スポットのトラック横断数を算出するために必要な制御信号を生成する2値化回路と、

前記リードチャンネル部のループフィルタの動作を制御するPLL制御回路と、

リード動作及びシーク動作を制御するとともにシーク命令を示す信号を前記PLL制御回路に出力するCPUと、

前記光ビームのフォーカスサーボ制御及びトラッキングサーボ制御を行なうとともに前記リードチャンネル部のPLL動作を制御する信号を前記PLL制御回路に出力するサーボ制御部と、をさらに備え、

前記リードチャンネル部の動作をシーク動作に応じて制御することを特徴とするトラッキング誤差検出装置。

【請求項10】 請求項9に記載のトラッキング誤差検出装置において、

前記PLL制御回路は、リード動作時には、PLLを動作させるような制御を前記リードチャンネル部のループフィルタに行なうことを特徴とするトラッキング誤差検出装置。

【請求項11】 請求項9に記載のトラッキング誤差検出装置において、

前記PLL制御回路は、シーク動作時には、PLL動作を止めるような制御を、前記リードチャンネル部の前記ループフィルタに行なうことを特徴とするトラッキング誤差検出装置。

【請求項12】 請求項9に記載のトラッキング誤差検出装置において、

前記サーボ制御部は、シーク動作からリード動作に移行する際、シーク動作が終了する前にPLLを動作させるための制御信号をPLL制御回路に出力することを特徴とするトラッキング誤差検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、記録媒体から光学的に情報を再生する光記録再生装置及び光ピックアップにおけるトラッキング誤差検出装置に関する。

【0002】

【従来の技術】 CD (Compact Disc) やDVD (Digital Video Disc) に代表されるように凹凸のビットで情報が記録されている光ディスクからトラッキング制御信号を得る方式として、近年位相差法と呼ばれる手法が用いられている。

【0003】 この手法は、光ディスクの情報記録面に照射された光スポットが情報ビット上を通過する際、光スポットの情報ビットの中心からのずれによりフォトディテクタ上の情報ビットの写像 (回折パターン) が変化することを利用したものであり、フォトディテクタを情報ビットの写像のトラック長さ方向で分割してそれぞれの受光光量に応じた出力信号レベルを見ると、その変化の仕方は光スポットの情報ビット中心からのずれの方向と量に応じて異なったものとなり、フォトディテクタの出力を所定のレベルで2値化した後にその2値化した信号の位相差を見ることで、先の光スポットのずれの方向と量を示すトラッキング誤差信号を得ることが出来る。

【0004】 図5から図14は、その位相差を検出してトラッキング誤差信号を生成するための光ピックアップ及び信号処理回路の一例を示す図である。以下、これらの図に基づいて従来のトラッキング誤差信号の生成方法について説明する。

【0005】 図5はフォトディテクタとして田の字型の4分割されたものを用い、フォーカス誤差信号の検出に非点収差法を使用する光ピックアップの例であるが、半導体レーザなどの光源1から出射した光束はコリメータレンズ3にて平行光に変換された後、ハーフミラー6を経て対物レンズ4により収束され、光ディスク5上の情報記録面51上に微小な光スポットとして照射される。その反射光は対物レンズ4を経てハーフミラー6により図面右側の方向に光路が曲げられ、非点収差法の特徴である2つの焦点を有する収束光となるべく、凸レンズ61及びシリンドリカルレンズ62を経てフォトディテクタ2に到達する。

【0006】 記録媒体上の情報が凹凸を有する情報ビット列により記録されている場合には、光スポットがビット上を通過する際に生じる光の回折パターンを利用することにより、光スポットとビット列 (トラック) との、情報記録面内におけるトラックに垂直方向の位置ずれを表すトラッキング誤差信号を得ることが出来る。

【0007】 図7から図9は光スポットがビット上を通過するときの反射光量の強度分布パターン (ファーフールドパターン) の変化の一例で、これら各図の (a) は光スポット12と情報ビット13との位置関係、

(b) はフォトディテクタ2上における反射光量の強度分布パターン (ファーフールドパターン)、(c) はフォトディテクタ2から得られる信号を示す。

【0008】 光スポット12が情報ビット13上を通過すると、その反射光量のファーフールドパターンが時

間的に変化する。図 8 に示すように、光スポット 12 が情報ビット 13 の中心、すなわちトラックの中心を通過するときは左右対称にパターンが変化する。図 7 に示すように、光スポット 12 が情報ビット 13 の中心より右側を通過するときは時計方向に回転するようにパターンが変化し、反対に左側を通過するときは、図 9 に示すように反時計回りに回転するように変化する。そして、このパターンの回転変化は光スポットが情報ビットの中心からずれるにしたがってより鮮明になる。位相差法はこのパターンの変化を利用してトラッキング誤差信号を検出する方法である。

【0009】図 6 はアナログ方式によるトラッキング誤差信号を生成するための信号処理回路の構成図であり、図 10 はその各部の信号波形を示したものである。なお図 10 は時間の経過に伴い光スポットが情報トラック上を左から右に横断しながら、すなわち図 7 の状態から図 9 の状態に変化しながら情報ビットの上を通過して行く状況を示している。図 6 に示すようにフォトディテクタ 2 は、田の字型に 4 分割されたフォトディテクタ素子 2 a、2 b、2 c、2 d を有しており、それぞれへの入射光量に応じた光電流出力は電流電圧変換回路 7 a、7 b、7 c、7 d により電圧信号へ変換される。その後、加算器 8 a により電流電圧変換回路 7 a と 7 d の出力の和を、加算器 8 b により電流電圧変換回路 7 b と 7 c の出力の和を、という具合に対角方向のフォトディテクタ素子から得られた信号同士の加算を行い、これらの信号の位相を比較することにより、図 7 から図 9 の (c) に示すように、位相の進み量あるいは遅れ量から光スポットとトラックとの位置ずれを検出することができる。

【0010】図 6 において、フォトディテクタ 2 で検出した光電流出力を電流電圧変換した後、2 つの対角方向のフォトディテクタ素子から得られた信号同士の加算信号は、それぞれ (ア) (イ) の波形となる。これらを 2 値化回路 9 a、9 b に通すと (ウ) (エ) の信号となる。これらの信号の立ち上がりあるいは立ち下りの位相差を検出すると先述のトラッキング誤差信号が検出できるが、ここに示す回路構成では立ち下りの位相差を D 型フリップフロップ (D-FF) 101 a、101 b を用いて検出するようにしている。その後検出された時間差パルス (オ) (カ) は差分検出器 102 でパルス幅変調信号 (キ) に変換され、更に LPF 11 を通す事で (ク) のアナログのトラッキング誤差信号を得ている。

【0011】この D-FF は「T」と示された端子がクロック入力、「R」と示された端子がリセット入力であり、リセット端子が論理「L」レベルの時は無条件に「Q」出力は「L」レベル、リセット端子が論理「H」レベルの時は「D」入力に与えられたものと等しい論理レベルが「T」(クロック) 端子の「H」→「L」への立ち下り時点で「Q」端子に出力される。

【0012】この信号処理回路を用いて得られるトラッ

キング誤差信号は、図 10 の (ク) に示す様に、特定のトラック 1 本の近傍に注目すると光スポットがトラックの中央にあるときにゼロレベルとなり、それから左右にずれるとその方向に応じた極性を持つほぼ直線状の信号となる。これを複数のトラックにわたって観測すると、各々のトラック毎にこの直線状の信号波形が現れ、また光スポットがトラックとトラックとの間にある場合にもゼロレベルとなるので、全体的には図 11 のようにトラック毎に繰り返される鋸歯状の波形となる。

10 【0013】この図 11 のような極性でトラック毎に繰り返し鋸歯状波形として現れるトラッキング誤差信号を用いてトラッキングサーボ制御を行うためには、トラッキング誤差信号の正負に応じて、対物レンズ 4 を一般にトラッキングアクチュエータと呼ばれる手段により駆動する様にトラッキングサーボ制御系を構成すれば良い。

【0014】上述の方法によるトラッキング誤差検出の場合、アナログ信号処理方式によりトラッキング誤差信号を検出しているため、光記録再生装置の倍速化及び高密度化に対して、再設計による最適化を行う必要がある。例えば、図 12 に示すように、加算器 8 a、8 b により求めたフォトディテクタ 2 の 2 つの対角信号の和信号に対して、波形等化フィルタ 15 a、15 b により高域強調を行った後、2 値化回路 9 a、9 b により 2 値化して位相誤差信号を求めることにより、高密度化時の高域成分の劣化を補償することができる。しかしながら、この波形等化フィルタ 15 a、15 b をアナログの FIR フィルタにより構成すると、この FIR フィルタの遅延部分を構成するためにオールパスフィルタが必要となり、前記の倍速化において述べた問題が発生する。また、記録密度の違いにより必要な高域強調特性が異なるため、高密度化が進むと最適化が必要となってくる。このように、アナログ信号処理方式によりトラッキング誤差検出を行う従来の方法では、光記録再生装置における倍速化及び高密度化に対して対応することが難しくなる。また、アナログ信号処理ブロックが多いため、周辺のデジタル信号処理部の一体化には適していない。

30 【0015】そこで、これらの問題点を解決するために、デジタル信号処理方式によってトラッキング誤差信号を生成するトラッキング誤差検出装置が提案されている。図 13 は、その構成例を示す図である。図 13 において、2 a、2 b、2 c、2 d はフォトディテクタ素子、7 a、7 b、7 c、7 d はフォトディテクタ素子 2 a、2 b、2 c、2 d により出力される光電流信号を電圧信号に変換する電流電圧変換回路、8 a は電流電圧変換回路 7 a、7 d の電圧信号を加算する加算器、8 b は電流電圧変換回路 7 b、7 c の電圧信号を加算する加算器、16 a、16 b は加算器 8 a、8 b の加算信号を離散化して、サンプリングデータを出力する ADC、17 a、17 b は ADC 16 a、16 b が出力したサンプリングデータ間の補間データを求める補間フィルタ、18

a、18bは補間されたデータ系列におけるゼロクロス点を検出するゼロクロス点検出回路、19はゼロクロス点検出回路18a、18bから出力されるデータ系列の波形における各ゼロクロス点の距離から位相誤差信号を算出する位相誤差検出回路、11は位相誤差信号に帯域制限を行なうLPFである。

【0016】以上のように構成されたトラッキング誤差検出装置の動作を以下に示す。光ディスクの情報トラック上に光スポットを照射することにより得られる反射光から、田の字型に4分割されたフォトディテクタ素子2a、2b、2c、2dを持つフォトディテクタ2を用いて、それぞれへの入射光量に応じた光電流出力を求め、求めた光電流出力は電流電圧変換回路7a、7b、7c、7dにより電圧信号へと変換される。その後加算器8aにより電流電圧変換回路7aと7dの出力の和を、加算器8bにより電流電圧変換回路7bと7cの出力の和を、と言う具合に対角方向の素子から得られた信号同士の加算を行い、位相比較を行うための2つの対角同士の加算信号を求める。次に、求めた2つの加算信号を、ADC16a、16bにより離散化し、サンプリングデータを求める。そして、求めた2つのサンプリングデータ間の補間データを、補間フィルタ17a、17bにより求める。補間の方法としては、例えば、ナイキスト補間といった方法によりデータを求める方法が挙げられる。次に、補間された2つのデータ系列における立ち上がり、あるいは立ち下がりにおけるゼロクロス点をゼロクロス点検出回路18a、18bにより検出する。このゼロクロス点の検出方法としては、例えば、補間されたデータ系列における符号の変化点(+-、あるいは-+)を求める方法が挙げられる。次に、位相誤差検出回路19により、ゼロクロス点検出回路18a、18bから出力されるデータ系列の波形の位相を比較して位相誤差信号を検出する。なお、この位相誤差検出回路19の動作の説明については後述する。最後に、LPF11により求めた位相誤差信号に帯域制限を行い、トラッキング誤差信号を求める。

【0017】次に、位相誤差検出回路19の動作について、図14を用いて説明する。図14において、(ア)及び(イ)は位相差を求めるための2つのデータ系列を示し、(ウ)はこの位相誤差検出回路19により求めた位相誤差信号を示す。ここで、(ア)及び(イ)の図中における記号の説明であるが、○印はADC16a、16bにより求めたサンプリングデータを、△印はサンプリングデータ系列から補間フィルタ17a、17bにより求めた補間データ系列を、●印及び▲印はサンプリングデータ系列及び補間データ系列から求めたゼロクロス点を示す。なお、この図で説明する位相誤差信号は、特定のトラック1本の近傍に注目したもので、位相差を求める2つのデータ系列の立ち下がりにおいて求めたものである。また、補間データの数 $n=3$ としてい

る。

【0018】図14における(ア)及び(イ)のゼロクロス点を比較すると、位相差を求める2つの波形の間の位相差の量は、2つの波形のゼロクロス点の距離に比例していることがわかる。位相のずれ方向としては、位相差を求める2つの波形のゼロクロス点において、どちらが先にゼロクロスしたかを判断することにより求めることができる。このようにして求めた位相差の量及び位相のずれ方向から、(ウ)に示す位相誤差信号を求めることができる。

【0019】以上のようにして求めた位相誤差信号は、特定のトラック1本の近傍に注目した場合、ほぼ直線状の信号となり、これを複数のトラックにわたって観測すると、全体的には図11の様にトラック毎に繰り返されるほぼ鋸歯状の波形を得ることができるので、最終的にLPF11により帯域制限を行うことで、トラッキングサーボ制御に必要な帯域のトラッキング誤差信号を求めることが可能となる。

【0020】このように、図13に示すトラッキング誤差検出装置では、ディジタル信号処理方式によりトラッキング誤差信号を生成することができるため、倍速化及び高密度化の際の調整を容易に行なうことができる。また、ADC以降の信号処理を周辺のディジタル信号処理部による処理と一体化することが容易となり、必要なアナログ信号処理ブロックも大幅に削減することができる。

【0021】

【発明が解決しようとする課題】上述のようにディジタル信号処理方式による従来のトラッキング誤差検出装置では、トラッキング誤差信号を求めるためにサンプリングデータ系列の間のデータの補間を行なっているが、そのサンプリングクロックの周波数により動作が大きく異なってくる。CLV再生(線速度一定)の場合、再生波形におけるチャネルレートが一定になるように再生を行うため、ディジタル信号処理によるトラッキング誤差検出装置におけるA/Dコンバータのサンプリングクロックをチャネルレートに対応した固定クロックにした際にも、トラッキング誤差信号を求めることができる。しかしながら、CAV再生(角速度一定)の場合、ディスクの回転数が常に一定となるため、光ピックアップの位置により読み出し波形のチャネルレートが異なってくる。例えば、内周側に光ピックアップがある場合を考えると、サンプリングクロックをその位置におけるチャネルレートに対応した固定クロックにすればトラッキング誤差信号を求めることができる。次に、光ピックアップが外周方向に移動する場合を考えると、チャネルレートは早くなっていくが、サンプリングクロックは内周側に対応した固定クロックとなっているため、読み出しデータにするサンプリング間隔が長くなってしまふ。従来のトラッキング誤差検出装置では、サンプリングデータの間の

を補間し、その補間データのポイント数から誤差信号を求めているため、サンプリング間隔が長くなると補間データの間隔も相対的に長くなるため、求まったトラッキング誤差信号の振幅が異なってしまう。さらに、CAV再生の場合には最内周と最外周でのチャンネルレートが大きく異なるため、最内周においてトラッキング誤差信号を最適に求めるようにサンプリングクロックを固定クロックで設定すると、最外周ではチャンネルレートが早くなるため先のサンプリングクロックでは、正しいサンプリングができなくなり、トラッキング誤差信号を正しく求めることができなくなる。

【0022】他の問題としては、シーク動作時のトラック横断数の算出が上げられる。トラッキング誤差検出装置において、トラッキング誤差信号はトラッキングサーボ制御に用いられているが、それ以外にシーク動作中のトラック横断数の算出にも用いられている。図11に示すように、光ピックアップがトラックを横断すると、トラッキング誤差信号はトラック毎に繰り返す鋸歯状波形として現れる。この鋸歯状波形として現れるトラッキング誤差信号を2値化してパルス波形を生成し、そのパルス波形をカウントすることによりトラック横断数の算出を行うことができる。この横断数により、シーク動作時における光ピックアップの位置を制御することができる。この光ピックアップの位置を正確に制御するためには、シーク動作中におけるトラッキング誤差信号を正しく求めてやる必要がある。上述のトラッキング誤差検出装置の場合、サンプリングクロックが固定クロックの場合には、チャンネルレートが変動するとトラッキング誤差信号を正しく求めることができないという問題点があるが、シーク動作中はチャンネルレートが変動するため、同様にトラッキング誤差信号を正しく求めることができない。よって、トラック横断数の算出を正しく行なうことができない。

【0023】

【課題を解決するための手段】上記課題を解決するために、請求項1にかかるトラッキング誤差検出装置は、光ディスクの情報トラック上に光ビームを集光して形成した光スポットの反射光を略直交4分割して、それぞれの受光量に応じた電流信号を4つのフォトディテクタ素子から出力するフォトディテクタと、前記フォトディテクタから出力された電流信号を電圧信号に変換する4組の電流電圧変換器と、4組の前記電流電圧変換器から出力された4つの電圧信号のうち前記フォトディテクタ上で対角位置にあるフォトディテクタ素子からの電圧信号をそれぞれ加算する2組の加算器と、を有する光ピックアップと、前記加算器からの加算信号を離散化し、サンプリングデータを出力する2組のADCと、前記サンプリングデータ間の補間データを求める2組の補間フィルタと、前記補間フィルタで補間されたデータ系列のゼロクロス点を求める2組のゼロクロス点検出回路と、2組の

前記ゼロクロス点検出回路から出力されたデータ系列の各ゼロクロス点の距離から位相誤差信号を算出する位相誤差検出回路と、前記位相誤差検出回路より出力される位相誤差信号に帯域制限を行ないトラッキング誤差信号を検出するLPFと、を有するデジタル信号処理部と、前記光ディスクの情報ピットからデータを読み出すとともに、読み出したデータを基に前記デジタル信号処理部の動作クロックを生成するリードチャンネル部と、を備えることを特徴とする。

10 【0024】請求項2にかかるトラッキング誤差検出装置は、請求項1記載のトラッキング誤差検出装置において、前記リードチャンネル部は、前記光ディスクの情報ピットの読み取り信号であるRF信号を離散化するADCと、前記RF信号とVCOの出力信号との位相を比較して位相誤差信号を出力する位相比較器と、前記位相誤差検出信号をフィルタリングするループフィルタと、フィルタリングした前記位相誤差信号をアナログの電圧信号に変換するDACと、前記アナログ電圧信号に応じた周波数の発振クロックを出力するVCOと、を備えるPLL回路により構成されていることを特徴とする。

20 【0025】請求項3にかかるトラッキング誤差検出装置は、光ディスクの情報トラック上に光ビームを集光して形成した光スポットの反射光を略直交4分割して、それぞれの受光量に応じた電流信号を4つのフォトディテクタ素子から出力するフォトディテクタと、前記フォトディテクタから出力された電流信号を電圧信号に変換する4組の電流電圧変換器と、4組の前記電流電圧変換器から出力された4つの電圧信号のうち前記フォトディテクタ上で対角位置にあるフォトディテクタ素子からの電圧信号をそれぞれ加算する2組の加算器と、を有する光ピックアップと、前記加算器からの加算信号を離散化し、サンプリングデータを出力する2組のADCと、前記サンプリングデータ間の補間データを求める2組の補間フィルタと、前記補間フィルタで補間されたデータ系列のゼロクロス点を求める2組のゼロクロス点検出回路と、2組の前記ゼロクロス点検出回路から出力されたデータ系列の各ゼロクロス点の距離から位相誤差信号を算出する位相誤差検出回路と、前記位相誤差検出回路より出力される位相誤差信号に帯域制限を行ないトラッキング誤差信号を検出するLPFと、を有するデジタル信号処理部と、前記トラッキング誤差信号を2値化して、前記光スポットのトラック横断数を算出するために必要な制御信号を生成する2値化回路と、前記デジタル信号処理部の動作クロックを出力するVCOと、前記VCOが出力する動作クロックの周波数を設定する周波数設定回路と、リード動作及びシーク動作を制御するとともにシーク命令を示す信号を前記周波数設定回路に出力するCPUと、を備えることを特徴とする。

30 40 50 【0026】請求項4にかかるトラッキング誤差検出装置は、請求項3に記載のトラッキング誤差検出装置にお

いて、前記周波数設定回路は、前記CPUからシーク命令を示す信号が出力された段階で、前記VCOが出力する動作クロックの周波数をシーク動作に応じた周波数に設定することを特徴とする。

【0027】請求項5にかかるトラッキング誤差検出装置は、請求項4に記載のトラッキング誤差検出装置において、前記周波数設定回路は、シーク動作時に前記VCOが出力する動作クロックの周波数を、シーク動作時の最高チャンネルレートに相当する周波数に設定することを特徴とする。

【0028】請求項6にかかるトラッキング誤差検出装置は、請求項3に記載のトラッキング誤差検出装置において、前記CPUに代えて、前記光ビームのフォーカスサーボ制御及びトラッキングサーボ制御を行なうとともに前記光ディスクの回転数及び前記光ピックアップの位置情報を前記周波数測定回路に出力するサーボ制御部を備えることを特徴とする。

【0029】請求項7にかかるトラッキング誤差検出装置は、請求項3または6に記載のトラッキング誤差検出装置において、前記周波数設定回路は、前記サーボ制御部からの前記光ディスクの回転数及び前記光ピックアップの位置情報により、前記VCOが出力する動作クロックの周波数を設定することを特徴とする。

【0030】請求項8にかかるトラッキング誤差検出装置は、請求項7に記載のトラッキング誤差検出装置において、前記周波数測定回路は、前記サーボ制御部からの前記光ディスクの回転数及び前記光ピックアップの位置情報を基に前記光スポットの位置におけるチャンネルレートを検出し、前記VCOが出力する動作クロックの設定値を、その検出結果に対応した値とすることを特徴とする。

【0031】請求項9にかかるトラッキング誤差検出装置は、請求項1または2に記載のトラッキング誤差検出装置において、前記トラッキング誤差信号を2値化して、前記光スポットのトラック横断数を算出するために必要な制御信号を生成する2値化回路と、前記リードチャンネル部のループフィルタの動作を制御するPLL制御回路と、リード動作及びシーク動作を制御するとともにシーク命令を示す信号を前記PLL制御回路に出力するCPUと、前記光ビームのフォーカスサーボ制御及びトラッキングサーボ制御を行なうとともに前記リードチャンネル部のPLL動作を制御する信号を前記PLL制御回路に出力するサーボ制御部とをさらに備え、前記リードチャンネル部の動作をシーク動作に応じて制御することを特徴とする。

【0032】請求項10にかかるトラッキング誤差検出装置は、請求項9に記載のトラッキング誤差検出装置において、前記PLL制御回路は、リード動作時には、PLLを動作させるような制御を前記リードチャンネル部のループフィルタに行なうことを特徴とする。

【0033】請求項11にかかるトラッキング誤差検出装置は、請求項9に記載のトラッキング誤差検出装置において、前記PLL制御回路は、シーク動作時には、PLL動作を止めるような制御を、前記リードチャンネル部のループフィルタに行なうことを特徴とする。

【0034】請求項12にかかるトラッキング誤差検出装置は、請求項9に記載のトラッキング誤差検出装置において、前記サーボ制御部は、シーク動作からリード動作に移行する際、前記光ディスクのシーク動作が終了する前にPLLを動作させるための制御信号をPLL制御回路に出力することを特徴とする。

【0035】

【発明の実施の形態】（実施の形態1）以下に、本発明の実施の形態について、図面を参照しながら説明する。図1は、本実施の形態1によるトラッキング誤差検出装置の構成図で、図13に示す従来のトラッキング誤差信号装置と同一または相当する構成要素については、同一の符号を付与し、その説明を省略する。

【0036】本実施の形態1によるトラッキング誤差検出装置が従来のトラッキング誤差信号装置と異なる点は、トラッキング誤差信号を生成するブロックであるデジタル信号処理部20の動作クロックを生成するリードチャンネル部22を備えた点である。リードチャンネル部22は、例えば、図1に示すように、光ディスクの情報ピットの読み出し信号であるRF信号を離散化するADC23と、離散化したRF信号とVCO27の出力信号との位相を比較して位相誤差信号を出力する位相比較器24と、位相誤差検出信号をフィルタリングするループフィルタ25と、フィルタリングした位相誤差信号をアナログ電圧信号に変換するDAC26と、そのアナログ電圧信号に応じた周波数の発振クロックを出力するVOC27からなるデジタルPLL回路によって構成することができる。

【0037】以上のように構成される実施の形態1のトラッキング誤差検出装置の動作を以下に示す。図1において、光ディスクのトラック上に光スポットを照射することにより得られる反射光を、田の字型に4分割された素子2a、2b、2c、2dを持つフォトディテクタ2を用いて、それぞれへの入射光量に応じた光電流出力を求める。求めた光電流出力は電流電圧変換回路7a、7b、7c、7dにより電圧信号へと変換される。その後加算器8aにより電流電圧変換回路7aと7dの出力の和を、加算器8bにより電流電圧変換回路7bと7cの出力の和を、という具合に対角方向の素子から得られた信号同士の加算を行い、位相比較を行うための2つの対角同士の加算信号を求める。次に、求めた2つの加算信号を、ADC16a、16bにより離散化し、サンプリングデータを求める。そして、求めた2つのサンプリングデータ間の補間データを、補間フィルタ17a、17bにより求める。補間の方法としては、例え

ば、ナイキスト補間といった方法によりデータを求める方法が挙げられる。次に、補間された2つのデータ系列における立ち上がり、あるいは立ち下がりにおけるゼロクロス点をゼロクロス点検出回路18a、18bにより検出する。このゼロクロス点の検出方法としては、例えば、補間されたデータ系列における符号の変化点(+-、あるいは-+-)を求める方法が挙げられる。次に、位相誤差検出回路19により、ゼロクロス点検出回路18a、18bから出力されるデータ系列の波形の位相を比較して位相誤差信号を検出する。最後に、求まった位相誤差信号に対して、LPF11により帯域制限を行い、トラッキング誤差信号を求める。ここで、トラッキング誤差信号を生成するブロックであるデジタル信号処理部20の動作クロックとして、光ディスク5の情報ビットからデータを読み出すリードチャンネル部22において生成される読み出しクロックを用いる。

【0038】リードチャンネル部22は、まず、光ディスクの情報ビットの読み取り信号であるRF信号をADC23により離散化する。次に、離散化したRF信号とVCO27の出力信号との位相を位相比較器24により比較して、位相誤差信号を求める。その位相誤差信号はループフィルタ25によりフィルタリングされた後、DAC26によりアナログの電圧信号に変換される。そして、VCO27はその電圧信号に応じた周波数の発振クロックを出力し、この発振クロックがデジタル信号処理部20の動作クロックとなる。

【0039】このように本実施の形態1によるトラッキング誤差検出装置によれば、光ディスクの情報ビットからデータを読み出すとともに、読み出したデータを基に読み出しクロックを生成するリードチャンネル部22を備えたことにより、リードチャンネル部22で生成された読み出しクロックをデジタル信号処理部20の動作クロックとして用いて、トラッキング誤差信号を生成することができ、リード動作時において、CLV再生やCAV再生といった動作モードに関わらず安定したトラッキング誤差信号を生成することが可能となる。

【0040】(実施の形態2)図2は、本実施の形態2によるトラッキング誤差検出装置の構成図であり、図1に示す実施の形態1のトラッキング誤差検出装置と同じ構成については同じ符号を用い、説明を省略する。本実施の形態2によるトラッキング誤差検出装置が本実施の形態1と異なる点は、シーク動作中のトラックの横断数を算出するために、トラッキング誤差信号を2値化する2値化回路21を備えた点と、リードチャンネル部22に代えて、デジタル信号処理部20の動作クロックを出力するVCO27と、VCO27が出力する動作クロックの周波数を設定する周波数設定回路28と、リード動作及びシーク動作を制御するとともにシーク命令を示す信号を周波数設定回路28に出力するCPU29と、を備えた点である。

【0041】以上のように構成されるトラッキング誤差検出装置の動作を以下に示す。図2において、2値化回路21は、シーク動作中のトラック横断数を算出するために、トラッキング誤差信号を2値化して求めたパルス信号(以下、便宜上「トラックカウント信号」と呼称する)を生成する。このトラックカウント信号をカウントすることによりトラック横断数の算出を行うことができる。しかし、シーク動作時においてはチャンネルレートが変動するため、動作クロックを固定にしておく従来のトラッキング誤差検出装置では、シーク動作中にトラッキング誤差信号を正しく検出することができなかった。そこで、図2において、周波数設定回路28は、CPU29からシーク命令を示す信号が出力された段階で、VCO27を制御して、VCO27が出力する動作クロックをシーク動作に応じた周波数に設定する。

【0042】次に、シーク動作時の動作クロックの設定値であるが、シーク動作時のトラッキング誤差信号としてはトラックカウント信号が正しく求めることができれば良いので、トラッキング誤差信号の振幅は必要としない。従って、動作クロックとしてはチャンネルレートが最大になる場合にトラッキング誤差信号が検出できる値に設定すれば、チャンネルレートが小さくなった場合にもトラッキング誤差信号の振幅としては大きくなってしまいが、そのトラッキング誤差信号を2値化して得られるトラックカウント信号としては正しく求めることができる。CAV再生の場合を考えると、最外周が最もチャンネルレートが高くなる。従って、CAV再生の場合のシーク動作中における動作クロックとしては、最外周に対応できる動作クロックになるように周波数設定回路28を制御することにより、トラックカウント信号を正しく求めることができる。

【0043】このように実施の形態2によるトラッキング誤差検出装置によれば、実施の形態1のリードチャンネル部22に代えて、デジタル信号処理部20の動作クロックを出力するVCO27と、VCO27が出力する動作クロックの周波数を設定する周波数設定回路28と、リード動作及びシーク動作を制御するとともにシーク命令を示す信号を周波数設定回路28に出力するCPU29を備えたことで、周波数設定回路28は、CPU29よりシーク命令を示す信号が出力された段階で、VCO27が出力する動作クロックの周波数をシーク動作に応じた周波数に設定することができ、安定したトラックカウント信号を生成することができる。

【0044】(実施の形態3)図3は、本実施の形態3によるトラッキング誤差検出装置の構成図であり、図2に示す実施の形態2のトラッキング誤差検出装置と同じ構成については同じ符号を用い、説明を省略する。

【0045】本実施の形態3のトラッキング誤差検出装置が本実施の形態2と異なる点は、CPU29に代えて、光ビームのフォーカサーを制御及びトラッキング

サーボ制御を行なうとともに光ディスク 5 を回転させるスピンドルモータ 30 の回転数及び光ピックアップ 31 の位置を制御するサーボ制御部 32 を備えた点である。

【0046】以上のように構成されるトラッキング誤差検出装置の動作を以下に示す。図 3 において、周波数設定回路 28 は、光ディスク 5 を回転させるスピンドルモータ 30 の回転数と光ピックアップ 31 の位置情報から、現在の光スポットの位置におけるチャンネルレート算出し、VCO 27 が出力する動作クロックの設定値を、それに対応した値にする。この光ディスク 5 を回転させるスピンドルモータ 30 の回転数及び光ピックアップ 31 の位置情報については、フォーカスサーボ及びトラッキングサーボの制御を行なうサーボ制御部 32 が制御を行なっているため、そのサーボ制御部 32 からの情報を基に周波数設定回路 28 は周波数を設定する。その周波数の設定周期であるが、設定周波数の演算処理を高速に行なうことができれば連続制御を行なうことができるが、ディスクを幾つかのゾーンに区切ることに、ゾーン毎に設定することも可能である。

【0047】このように、本実施の形態 3 によるトラッキング誤差検出装置によれば、本実施の形態 2 の CPU 29 に代えて、フォーカスサーボ及びトラッキングサーボの制御を行なうとともに、光ディスク 5 を回転させるスピンドルモータ 30 の回転数及び光ピックアップ 31 の位置を制御するサーボ制御部 32 を備えたことで、周波数設定回路 28 は、光ディスク 5 を回転させるスピンドルモータ 30 の回転数及び光ピックアップ 31 の位置情報から現在の光スポットの位置におけるチャンネルレートを算出し、そのチャンネルレートに対応した動作クロックを出力するように VCO 27 を制御することができ、リード動作時及びシーク動作時のトラッキング誤差信号を正確に検出することが可能となる。

【0048】(実施の形態 4) 図 4 は、本実施の形態 4 によるトラッキング誤差検出装置の構成図であり、図 1 に示す実施の形態 1 のトラッキング誤差検出装置と同じ構成については同じ符号を用い、説明を省略する。

【0049】実施の形態 4 によるトラッキング誤差検出装置が実施の形態 1 と異なる点は、リードチャンネル部 22 におけるループフィルタ 25 の動作を制御する PLL 制御回路 33 と、リード動作及びシーク動作を制御するとともにシーク命令を示す信号を PLL 制御回路 33 に出力する CPU 29 と、フォーカスサーボ制御及びトラッキングサーボの制御を行なうとともに PLL を動作させるための制御信号を PLL 制御回路 33 に出力するサーボ制御部 32 を備えた点である。

【0050】以上のように構成されるトラッキング誤差検出装置の動作について以下に説明する。図 4 において、PLL 制御回路 33 は、リード動作時にはリードチャンネル部 22 におけるループフィルタ 25 に対して PLL を動作させるような制御を行なう。この制御により、

リードチャンネル部 22 はチャンネルレートに対応した動作クロックを VCO 27 により出力することが可能になる。またシーク動作時において、PLL 制御回路 33 は、ループフィルタ 25 に対して、PLL の動作を止めるような制御を行なうことで、ループフィルタ 25 の出力値をシーク動作に応じた周波数になるように設定する。なお、この切り替えを行なうタイミングは、リード動作及びシーク動作をコントロールする CPU 27 からの情報に基づき、シーク命令が発行された段階で、切り替えを行なう。

【0051】次に、シーク動作からリード動作に移行する場合の動作を考える。シーク動作からリード動作に移行する際には、まずトラッキングを ON させるためにトラッキングサーボをかける必要がある。その場合には、チャンネルレートに対応した動作クロックによりトラッキング誤差信号を求める必要がある。前記 PLL 制御回路 33 によりリードチャンネル部 22 の PLL の動作を OFF (固定クロックモード) から ON に移行させた際には、リードチャンネル部 22 の PLL が引き込めていないので、トラッキング誤差信号が正しく求まらないため、トラッキングサーボを正しくかけることができない。よって、PLL が引き込めるまではトラッキングサーボをかけることができないため、シーク動作に時間がかかることになる。ここで、シーク動作中も PLL を動作させる事が考えられるが、シーク動作中の RF 波形はトラックを横切りのクロストーク成分が多く出るため、PLL を追従させることが困難である。これを解決するために、シーク動作におけるサーボ制御部 32 の動作を考えると、目標地点までのトラック横断数を算出し、光ピックアップ 31 を動かすためのトラバースモータを動かして、光ピックアップ 31 をその地点に向けて動かし、そのトラック横断数をカウントし、そのカウント値が目標の移動本数に近づくと、トラバースモータにブレーキをかけて目標地点で光ピックアップ 31 をストップさせるという制御を行っている。このブレーキ制御に移る際に、先行して PLL を動作させるための制御信号をサーボ制御部 32 が出力し、その信号により PLL をかけることにより、トラッキングサーボを開始する際には安定したトラッキング誤差信号を生成するように制御することができ、シーク動作時間を短縮することが可能となる。

【0052】このように本実施の形態 4 によるトラッキング誤差検出装置によれば、本実施の形態 1 に対し、リードチャンネル部 22 におけるループフィルタ 25 の動作を制御する PLL 制御回路 33 と、リード動作やシーク動作を制御するとともにシーク命令を示す信号を PLL 制御回路 33 に出力する CPU 29 を備えたことで、リード動作時には PLL を動作させることによって、チャンネルレートに対応した動作クロックによりトラッキング誤差信号を正確に求めることができ、シーク動作時には

P L L を止めて、ループフィルタ 25 の出力値をトラックカウンタ信号を正確に求めることができる周波数になるように設定することが可能となる。また、フォーカサーボ制御及びトラッキングサーボの制御を行なうとともに P L L を動作させるための制御信号を P L L 制御回路 33 に出力するサーボ制御部 32 を備えたことで、シーク動作からリード動作に移行する動作において、シーク動作終了前にサーボ制御部 32 が P L L を動作させる制御信号を P L L 制御回路 33 に出力して、P L L を動作させることができる。従って、トラッキングサーボを開始する際には安定したトラッキング誤差信号を生成することができ、シーク動作からリード動作に移行する際に、トラッキングサーボに要する時間を短縮することが可能になる。

【0053】

【発明の効果】以上のように、本発明によるトラッキング誤差検出装置によれば、トラッキング誤差信号を生成するデジタル信号処理部の動作クロックとして、光ディスクの情報ビットからデータを読み出すリードチャネル部において生成される読み出しクロックを用いることにより、リード動作時において C L V 再生や C A V 再生といった動作モードに関わらず安定したトラッキング誤差信号を生成することができる効果がある。

【0054】また、本発明によるトラッキング誤差検出装置によれば、シーク動作時にトラッキング誤差信号を生成する際の動作クロックを制御することにより、シーク動作時にトラック横断数を算出するために必要となるトラックカウンタ信号を安定して求めることができる効果がある。

【0055】さらに、本発明によるトラッキング誤差検出装置によれば、シーク動作からリード動作に移行する際のトラッキングサーボに要する時間を短縮することで、シーク動作全体での動作時間を短縮することができる効果がある。

【図面の簡単な説明】

【図 1】本発明の実施の形態 1 におけるトラッキング誤差検出装置の回路図

【図 2】本発明の実施の形態 2 におけるトラッキング誤差検出装置の回路図

【図 3】本発明の実施の形態 3 におけるトラッキング誤差検出装置の回路図

【図 4】本発明の実施の形態 4 におけるトラッキング誤差検出装置の回路図

【図 5】光記録再生装置におけるピックアップの構成例を示す概略図

【図 6】アナログ方式によるトラッキング誤差信号を生成するための回路構成例を示す概略図

【図 7】光スポットが情報ビットの中心より右側を通過する際の、光スポットと情報ビットとの相対位置と、ファースフィールドパターンの変化と、フォトディテクタか

らの出力信号との関係を説明する図

【図 8】光スポットが情報ビットの中心を通過する際の、光スポットと情報ビットとの相対位置と、ファースフィールドパターンの変化と、フォトディテクタからの出力信号との関係を説明する図

【図 9】光スポットが情報ビットの中心より左側を通過する際の、光スポットと情報ビットとの相対位置と、ファースフィールドパターンの変化と、フォトディテクタからの出力信号との関係を説明する図

10 【図 10】トラッキング誤差信号を生成するための回路の動作タイミング及び波形を示す説明図

【図 11】光スポットとトラックとの相対位置と、トラッキング誤差信号波形との関係の説明図

【図 12】アナログ方式のトラッキング誤差信号検出装置において、高域における振幅劣化を補償するための回路図

【図 13】従来のデジタル方式におけるトラッキング誤差検出装置の回路図

20 【図 14】従来のデジタル方式におけるトラッキング誤差検出装置の動作を示す図

【符号の説明】

1 : 光源

2, 2 a, 2 b, 2 c, 2 d : フォトディテクタ

3 : コリメータレンズ

4 : 対物レンズ

5 : 情報記録媒体 (光ディスク)

6 : ハーフミラー

6 1 : 凸レンズ

6 2 : シリンドリカルレンズ

30 7 a, 7 b, 7 c, 7 d : 電流電圧変換回路

8 a, 8 b : 加算器

9 a, 9 b : 2 値化回路

10 : 位相差検出回路

10 1 a, 10 1 b : D 型フリップフロップ (D-F F)

10 2 : 差分検出器

11 : ローパスフィルタ (L P F)

12 : 光スポット

13 : 情報ビット

40 14 a, 14 b : 遅延回路

15 a, 15 b : 波形等化フィルタ

16 a, 16 b, 16 c, 16 d : アナログーデジタル変換器 (A D C)

17 a, 17 b, 17 c, 17 d : 補間フィルタ

18 a, 18 b : ゼロクロス点検出回路

19 : 位相差検出回路

20 : デジタル信号処理部

21 : 2 値化回路

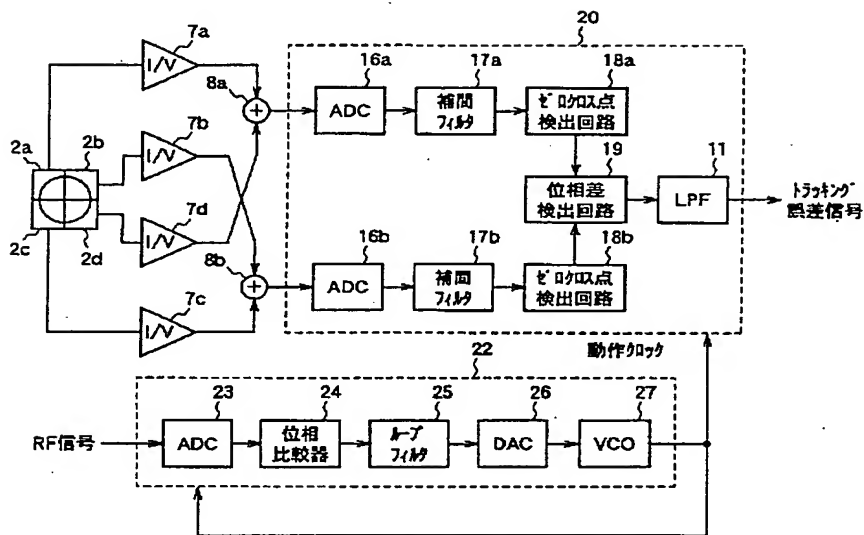
22 : リードチャネル部

50 23 : アナログーデジタル変換器 (A D C)

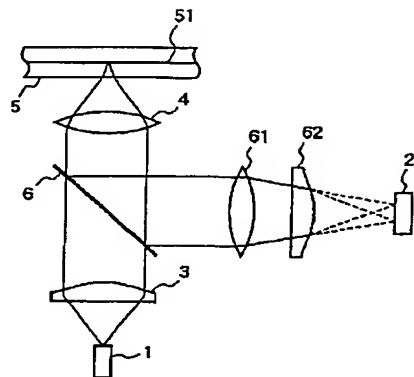
24 : 位相比較器
 25 : ループフィルタ
 26 : デジタル・アナログ変換器 (DAC)
 27 : 電圧制御発振器 (VCO)
 28 : 周波数設定回路

29 : CPU
 30 : スピンドルモータ
 31 : 光ピックアップ
 32 : サーボ制御部
 33 : PLL制御回路

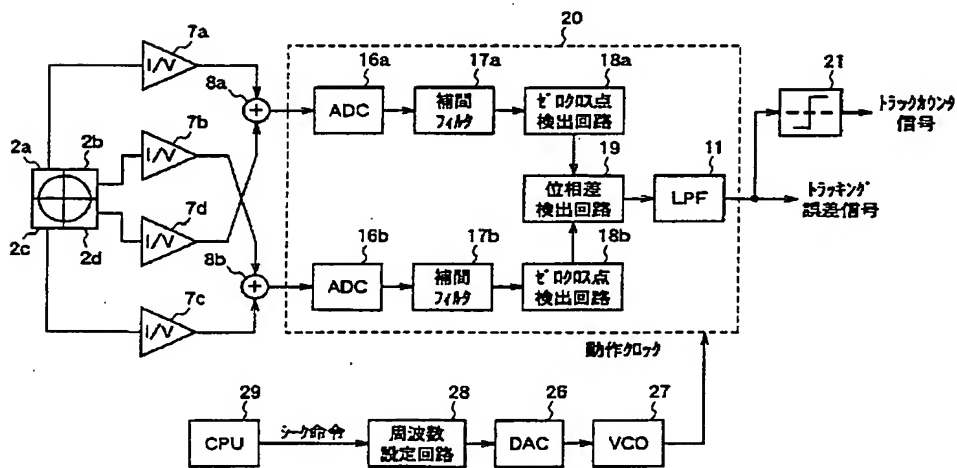
【図1】



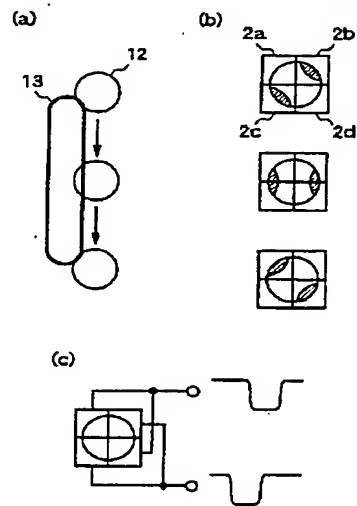
【図5】



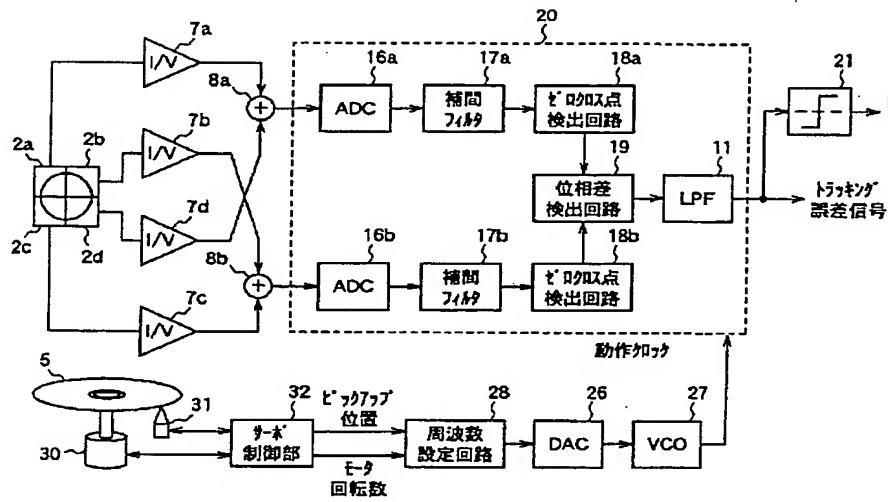
【図2】



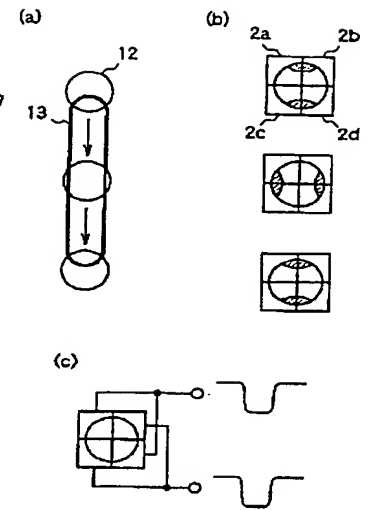
【図7】



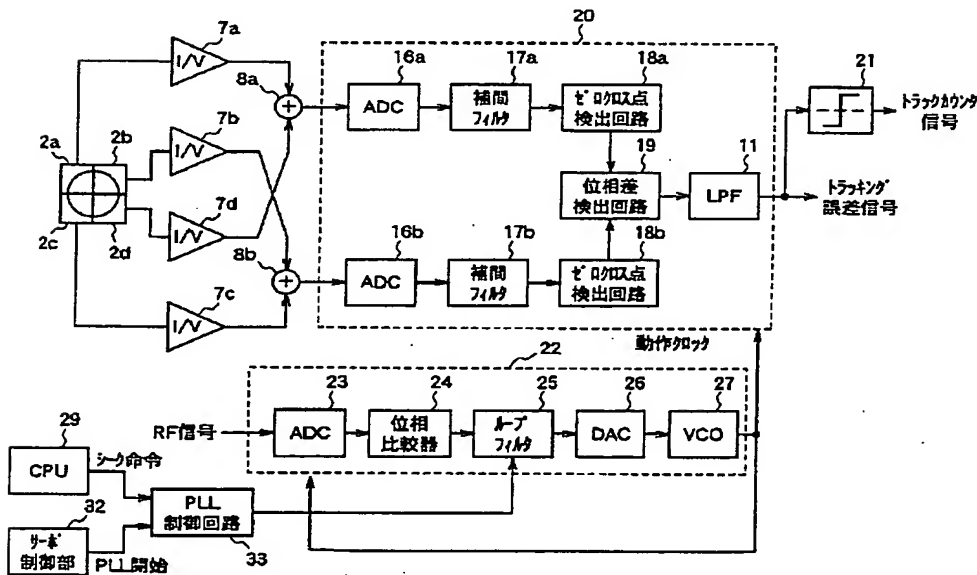
【図 3】



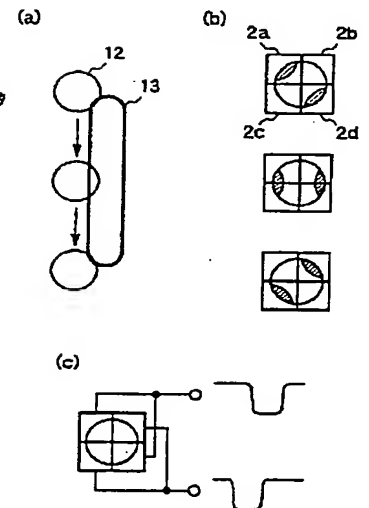
【図 8】



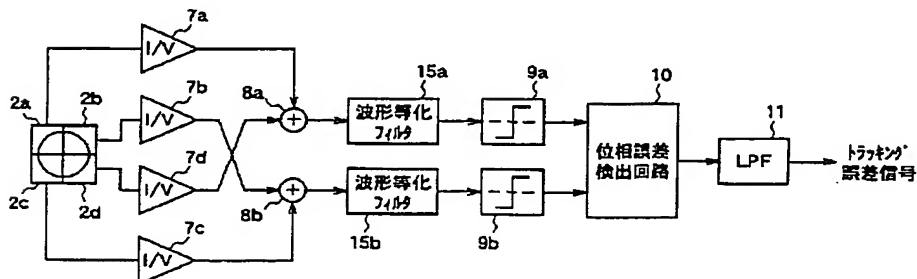
【図 4】



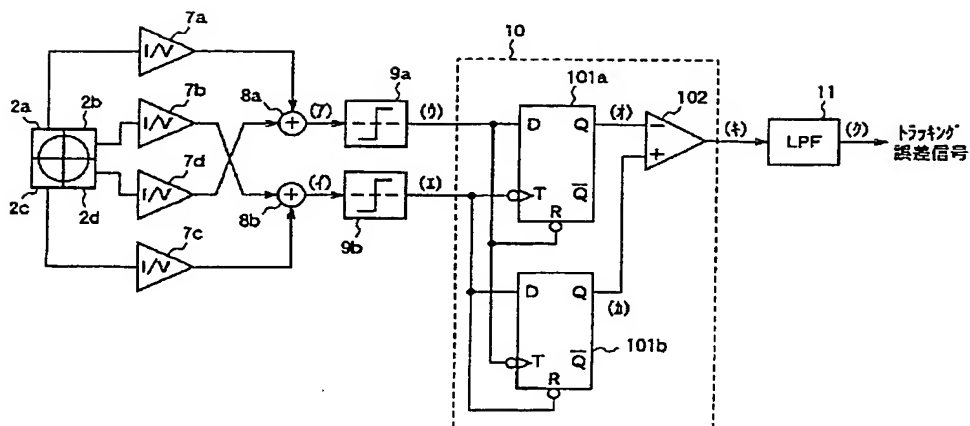
【図 9】



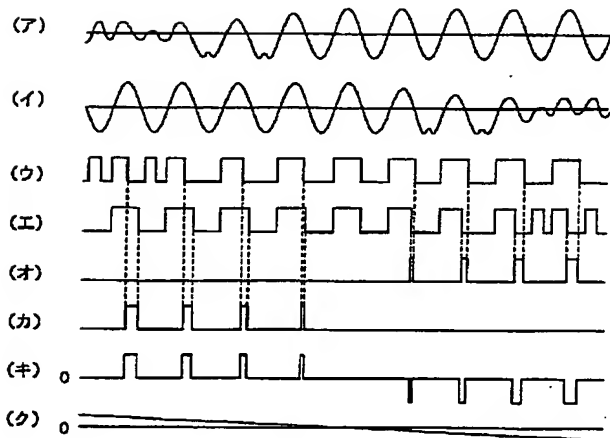
【図 12】



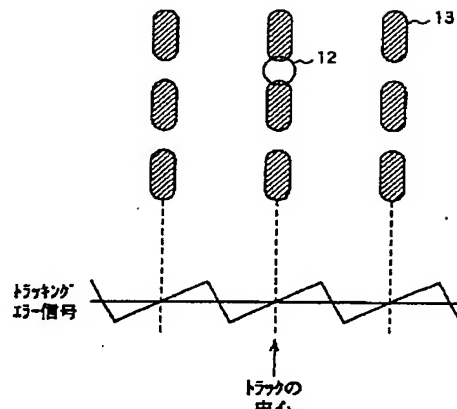
【図 6】



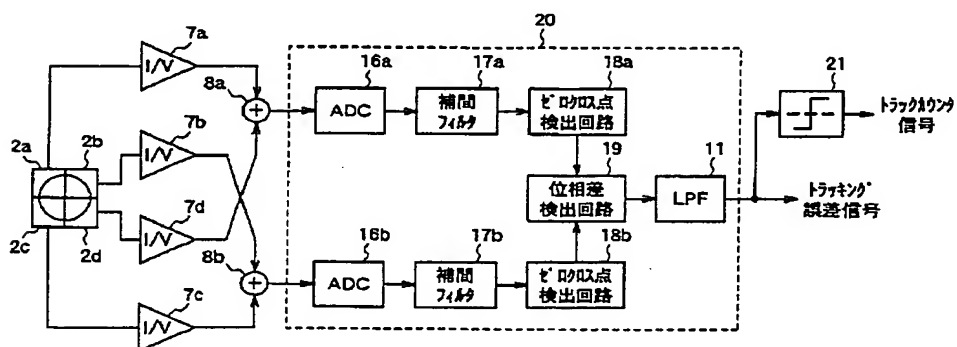
【図 10】



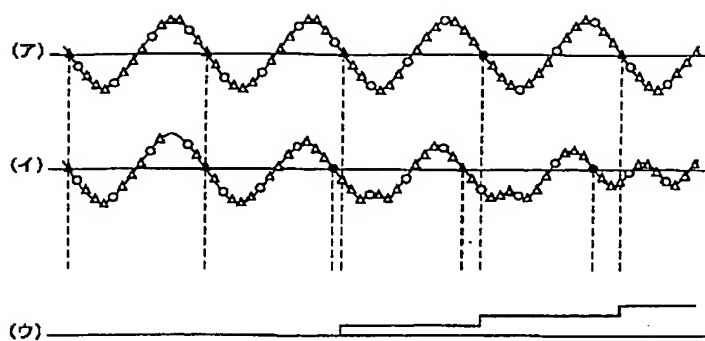
【図 11】



【図 13】



【図14】



フロントページの続き

Fターム(参考) 5D117 AA02 AA08 BB01 EE14 FF01
 FF14 FX01 FX08
 5D118 AA19 BA01 BF12 CA24 CD03
 CF06 CG02